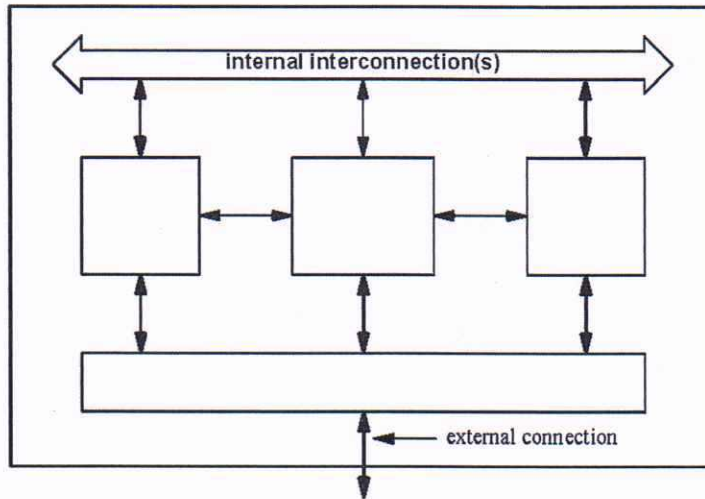




## Aufgabe 1

Zeitaufwand: etwa 5 Minuten

- Ergänzen Sie die unbeschrifteten Komponenten der CPU in der folgenden Abbildung!
- Beschreiben Sie kurz die Funktionen der insgesamt abgebildeten CPU-Komponenten!

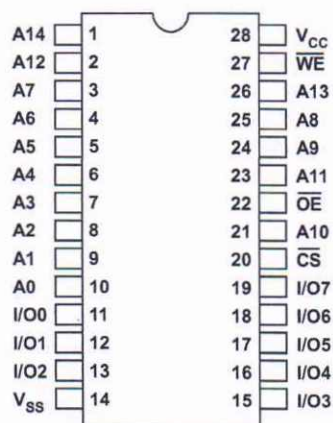


## Aufgabe 2

Zeitaufwand: etwa 10 Minuten

Gegeben sei ein Prozessor mit einem Datenbus von 8 Bit Breite und einem möglichen Adressraum von 24 Bit. Dieser soll mit 256KByte Speicher ausgestattet werden. Ihnen stehen dazu Speicherchips vom Typ 62256 32Kx8 zur Verfügung. Es soll eine partielle Adressdekodierung verwendet werden.

- Wie viele dieser Speicherbausteine müssen an den Prozessor angebunden werden, um die geforderten 256 Kilobyte zu erreichen?
- Wie müssen die einzelnen Datenleitungen jedes Speicherchips mit dem Prozessor verbunden werden?
- Wie müssen die Adressleitungen der Speicherchips mit dem Prozessor verbunden werden?
- Wie viele zusätzliche Leitungen werden für die Adressdekodierung benötigt?
- Wie heißt die Schaltung, die die Adressdekodierung realisiert?



### Aufgabe 3

Zeitaufwand: etwa 10 Minuten

Gegeben sei folgendes Motorola-68000-Programm.

```
1 FELDANF equ      10000      ;
2 FELDEND equ      FELDANF+100 ;
3          move.l   FELDANF, A1 ;
4          move.l   #1, D1     ;
5 LOOP    move.b   D1, (A1)+   ;
6          cmp.l    FELDEND, A1 ;
7          ble     LOOP       ;
```

- a) Welche Funktion erfüllt das abgebildete Programm?
- b) Versetzen Sie jede Programmzeile mit einem sinnvollen Kommentar!
- c) Ändern Sie das Programm so, dass die Zahlen 1 bis 100 geschrieben werden! Markieren Sie dazu im vorgegebenen Quelltext die Stelle, an der Ihre Änderung eingefügt werden soll, mit einem Pfeil!

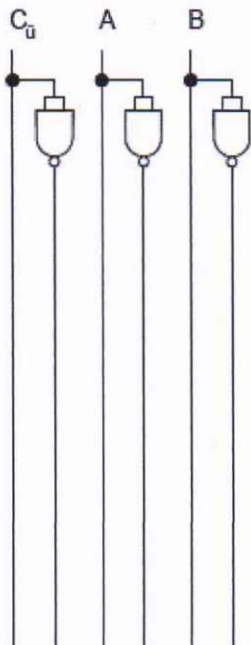
## Aufgabe 4

Zeitaufwand: etwa 10 Minuten

Gegeben ist folgende Wahrheitstabelle:

Eingabe			Ausgabe	
$C_i$	A	B	S	$\bar{U}$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

- a) Stellen Sie für  $\bar{U}$  den ermittelten funktionalen Zusammenhang als Schaltwerk von NAND Gattern dar:



- b) Welche Aufgabe erfüllt die in der Wahrheitstabelle beschriebene Schaltung?

## Aufgabe 5

Zeitaufwand: etwa 10 Minuten

- a) Überführen Sie die folgende boolesche Funktion in die minimale disjunktive Normalform!

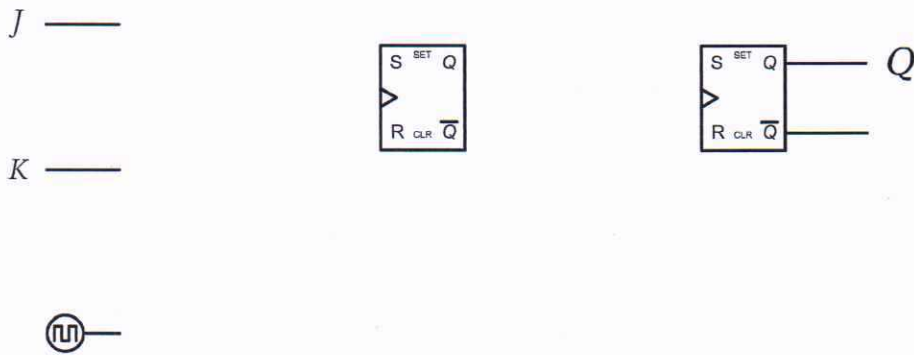
$$f(x_1, x_2, x_3, x_4) = \overline{x_1 + \overline{x_2 x_3}} \cdot (x_1 \overline{x_4} + \overline{x_1} x_4)$$

- b) Entwerfen Sie die entsprechende Schaltung nur aus NAND-Gattern bestehend!

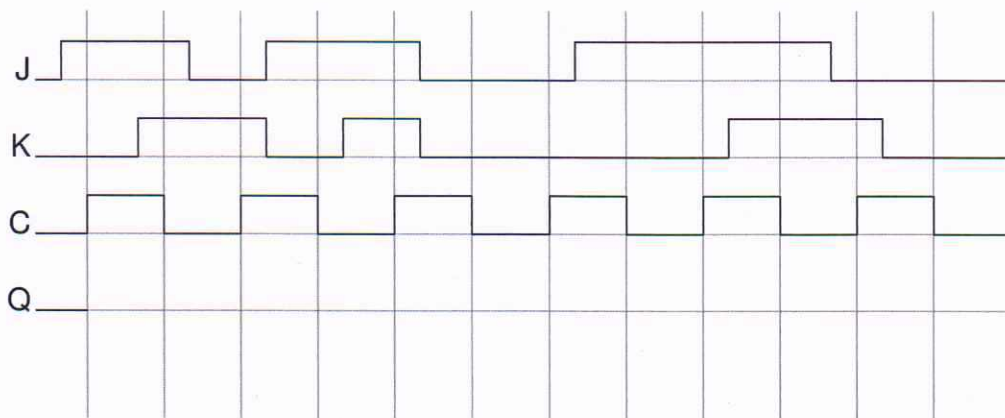
## Aufgabe 6

Zeitaufwand: etwa 7 Minuten

a) Vervollständigen Sie das untenstehende Schaltbild eines JK-Master-Slave-Flipflops!



b) Für das oben angegebene JK-Flipflop ist für die Eingangssignale J, K und C der folgende Signalverlauf gegeben. Tragen Sie den Verlauf des entsprechenden Ausgangssignals Q ein!



## Aufgabe 7

Zeitaufwand: etwa 10 Minuten

- a) Multiplizieren Sie  $(-33_{10})$  und  $52_{10}$  binär mithilfe des Booth-Algorithmus! Gehen Sie dabei von einer 8-Bit-Darstellung aus. Wandeln Sie das Ergebnis in Dezimaldarstellung um!
- b) Verwenden Sie außerdem Methoden zur Beschleunigung der Multiplikation und benennen Sie diese!



## Aufgabe 8

Zeitaufwand: etwa 10 Minuten

- a) Nehmen Sie an, Sie hätten die Codeworte 1110100 und 0001111 empfangen. Die Codeworte sind (7,4)-hammingcodiert, mit der Bitanordnung  $p_0p_1d_0p_2d_1d_2d_3$  und gerader Parität. Bei der Übertragung können Fehler aufgetreten sein. Korrigieren Sie diese gegebenenfalls und lesen Sie die eigentlichen Daten aus. Geben Sie die gesendete Dezimalzahlfolge an.
- b) Nehmen Sie an, Sie möchten 40 Bit über einen Übertragungskanal versenden, auf dem Burst-Fehler der Länge 10 auftreten können. Der Empfänger soll aufgetretene Übertragungsfehler selbst korrigieren können. Der Übertragungskanal soll möglichst effizient genutzt werden. Beschreiben Sie das Codierungsverfahren, das Sie hier verwenden würden!

## Aufgabe 9

Zeitaufwand: etwa 5 Minuten

Ein empfangenes Datenwort 1011101100101011 ist auf Fehler mittels der zyklischen Redundanzprüfung (CRC) zu testen. Das Generatorpolynom ist  $x_3 + x_1 + 1$ .

## Aufgabe 10

Zeitaufwand: etwa 5 Minuten

Gegeben sei eine fünfstufige Pipeline, deren Pipeline-Schalter eine Latenz von 1 ns aufweisen. Ohne Pipeline benötigt der Prozessor 40 ns für die gesamte Abarbeitung eines Befehls.

- a) Wie lang ist die Zykluszeit dieses Prozessors mit Pipeline?
  
  
  
  
  
  
  
  
  
  
- b) Wie groß ist die Befehlslatenz dieses Prozessors mit Pipeline?
  
  
  
  
  
  
  
  
  
  
- c) Wie groß ist der Durchsatz dieses Prozessors mit Pipeline (unter Annahme eines CPI von 1)?



## Aufgabe 12

Zeitaufwand: etwa 10 Minuten

Gegeben sei ein (teilweise gefüllter) Direct-Mapped-Cache (a) mit einer Blockgröße von 32 Bit. Auf die in Tabelle (b) dargestellten Speicherzellen wird der Reihe nach lesend zugegriffen.

- Schreiben Sie für jeden Zugriff auf, ob ein Hit oder Miss auftritt!
- Wie groß ist die Fehlerrate?
- Angenommen, die Trefferzeit sei 3 ns und die Strafe für einen Cache-Miss 80 ns. Wie viel Zeit wird für alle Zugriffe benötigt?

(a) Cache			(b) Speicher
Index	Valid	Tag	Adresse
000	0		1111 1100
001	1	101	1010 0100
010	0		0110 0000
011	1	011	0110 1100
100	1	111	1111 1100
101	0		1101 0000
110	0		0001 0100
111	1	110	

### Aufgabe 13

Zeitaufwand: etwa 7 Minuten

Beim virtuellen Speicher werden pro Seitentabelleneintrag vier zusätzliche Bits gespeichert: *Valid-Bit*, *Write-Bit*, *Dirty-Bit* und *Reference-Bit*. Erklären Sie deren Bedeutung!

*Valid-Bit:*

*Write-Bit:*

*Dirty-Bit:*

*Reference-Bit:*