



Schriftliche Prüfung

im Fach: Technische Informatik II

Studiengang: Informatik

am: 11. 02. 2005

Bearbeitungszeit: 180 min

zugelassene Hilfsmittel: keine
Gesamtanzahl Aufgaben: 21

Bearbeiter

Name, Vorname: _____

Matrikelnummer.: _____

Anzahl beschriebener Blätter: _____

Bitte beschriften sie jedes weitere Blatt in der rechten oberen Ecke mit Ihrer Matrikelnummer!

Aufgaben

Viel Erfolg!

Aufgabe 1

Für die Symbolpräsentation logisch 0 bzw. logisch 1 werden aus der unendlichen Anzahl von analog darstellbaren Werten einer Spannung definierte Punkte als Grenze zwischen logisch 0 und logisch 1 festgelegt. Veranschaulichen sie diesen Sachverhalt grafisch und berücksichtigen sie, wie zwischen logisch 0 bzw. 1 für ein Eingangssignal und logisch 0 bzw. 1 für ein Ausgangssignal unterschieden wird! Erklären sie, warum das notwendig ist!

Aufgabe 2

Benennen sie die gemäß der Vorlesung grundlegenden Gesetze incl. ihrer zugehörigen Formel der booleschen Schaltalgebra!

Aufgabe 3

Überführen sie die folgende Boolesche Funktion in die disjunktive Normalform!

$$f(x_1, x_2, x_3, x_4, x_5) = (x_1 + x_2 + x_3)(x_1 + x_2 \overline{x_4})(x_4 + x_5)$$

Aufgabe 4

Gegeben ist für ein Ausgangssignal y folgendes Karnaugh-Diagramm:

Ermitteln sie einen minimalen Ausdruck für y_{min} !

x_0x_1	00	10	11	01
x_2x_3				
00	0	1	1	1
01	1	0	0	0
11	0	1	1	1
10	0	0	1	1

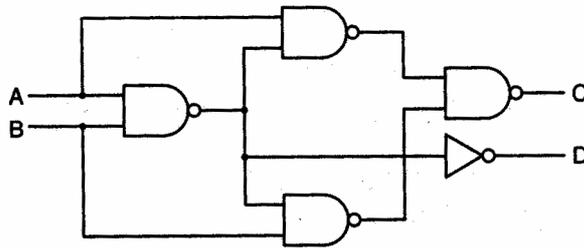
Aufgabe 5

Entwickeln sie eine einfache Schaltung, die die Umkodierung des Gray Codes in den Dual Code für die Zählwerte 0..15 realisiert!



Aufgabe 6

Was wird durch folgendes Schaltnetz realisiert? Wofür stehen die Ausgänge C und D?

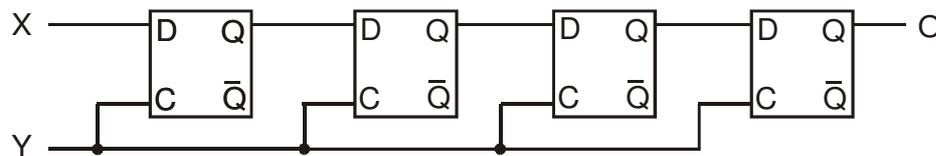


Aufgabe 7

Entwickeln sie mit Hilfe von JK-MS-Flip Flops einen synchronen Modulo 4 Zähler! Weisen sie mit einem Zeitdiagramm die korrekte Funktionsweise nach!

Aufgabe 8

Welche Funktion erfüllt die folgende Schaltung? Erläutern sie die Funktionsweise! Gehen sie dabei von Flankentriggerung aus.



Aufgabe 9

Addieren sie das Zahlenpaar -23_{10} und -72_{10} in einer 8-Bit Binärdarstellung jeweils im (a) Einerkomplement und (b) Zweierkomplement! Geben sie das Ergebnis sowohl binär als auch dezimal an!

Aufgabe 10

Multiplizieren sie $+85_{10}$ und -65_{10} binär mit Hilfe des Booth-Algorithmus! Stellen sie das Ergebnis als Hexadezimalzahl dar!

Aufgabe 11

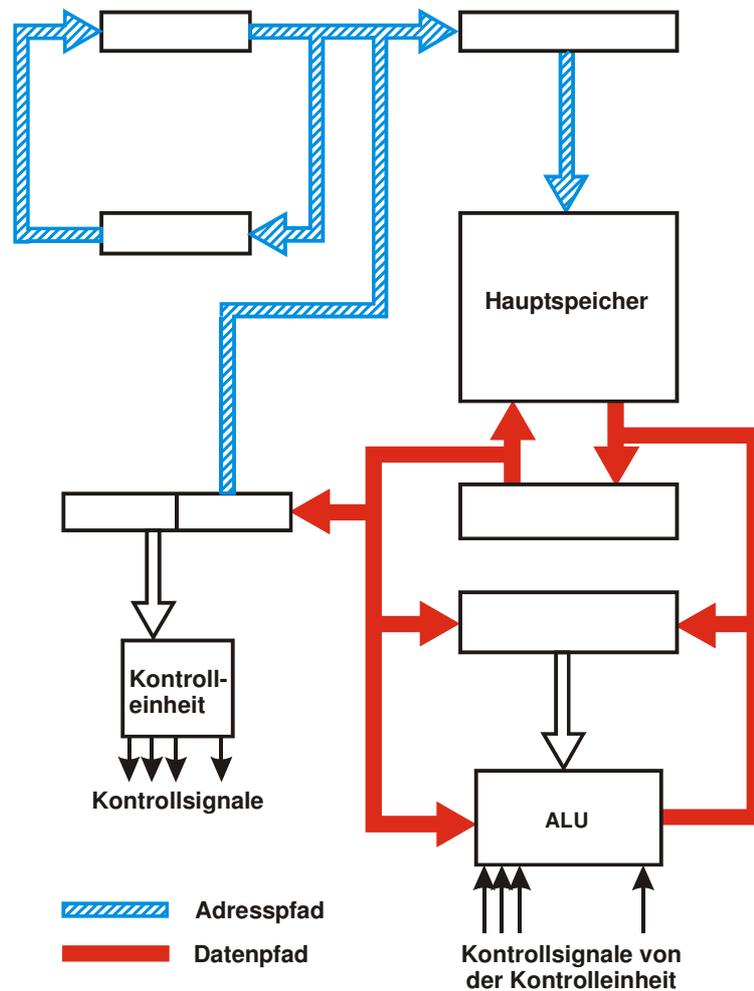
Wandeln sie die Dezimalzahl 42,28125 in das floating point IEEE-754 Format mit einfacher Genauigkeit um. Formen sie danach die binäre Darstellung dieses IEEE Formats in eine hexadezimale Darstellung um!

Aufgabe 12

Angenommen, die Länge eines 1-Bit fehlerkorrigierenden Hamming-Codewortes (Datenbits + Kontrollbits) beträgt exakt $2^n - 1$. Wie entwickelt sich der prozentuale Anteil an Kontrollbits bei steigendem n ? Geben sie die konkreten Prozentsätze (gerundet auf ganze Zahlen) für $n=3$ und $n=10$ an!

Aufgabe 13

Das nebenstehende Blockschaltbild zeigt den grundsätzlichen Aufbau einer CPU. Benennen sie die offenen Kästchen!



Aufgabe 14

Welche Funktion erfüllt dieses Programm? Erläutern sie stichpunktartig die Befehle!

```

ORG      $400      Program origin
          LEA      Array, A0
          MOVE.B   #20, D0
          CLR.B    D1
Next      MOVE.B   (A0)+, D2
          CMP.B    #6, D2
          BNE     Not_Equ
          ADD.B    #1, D1
Not_Equ   SUB.B    #1, D0
          BNE     Next
          STOP    # $2700
          ORG     $1000
Array    DC.B     1, 6, 4, 5, 5, 6, 2, 5, 6, 7, 6, 6, 6, 1, 3, 5, 9, 6, 7, 5
    
```

Aufgabe 15

Welche Methode gibt es für die Parameterübergabe bei RISC Prozessoren? Erläutern sie kurz die Verfahrensweise! Welchen Vorteil bietet sie gegenüber der Methode bei CISC Prozessoren?

Aufgabe 16

Nennen sie drei Adressdekodierungsstrategien für Speicher und erläutern sie jeweils kurz die unterschiedliche Vorgehensweise!

Aufgabe 17

Programme zeigen in der Regel zeitliche und räumliche Lokalität. Erläutern sie diesen Sachverhalt!

Aufgabe 18

Angenommen ein Datum soll aus der byte-adressierbaren Speicheradresse

0100 1001 0010 1001 0011 1110 0110 0101

gelesen werden. Bei dem im System vorhandenem Cache handelt es sich um einen direct mapped Cache. Der Cache kann insgesamt 2^{12} Einträge speichern und die Blockgröße beträgt 32 Bit. Wie sieht der Index aus, wie das Tag und was geschieht, wenn das Valid Bit nicht gesetzt ist?

Aufgabe 19

Gegeben sind 3 unterschiedliche Caches **(a)** direkte Zuweisung, **(b)** 2-fach Set-Assoziativ und **(c)** voll assoziativ, mit je 4 Ein-Wort-Blöcken. Es finden folgende Zugriffe auf Hauptspeicheradressen statt: 12, 8, 4, 12 und 4. Bestimmen sie die Anzahl der Cache-Misses für **(a)**, **(b)** und **(c)**!

Aufgabe 20

Es sei ein 32-Bit Adresssystem mit der Möglichkeit gegeben, 2^{18} physikalischen Seiten zu adressieren. Die Größe des maximal zu verwaltenden physikalischen Speichers beträgt 1GB.

(a) Welche Kapazität hat eine physikalische Seite und

(b) wie groß ist der virtuelle Adressraum?

Aufgabe 21

Was sind Multiprozessorsysteme und was sind Multicomputersysteme? Wo liegen jeweils ihre Vor- bzw. Nachteile?